

Сводная таблица 12/14 битовых команд PIC микроконтроллеров с аналогиями MCS51 & AVR Tiny&Mega.

ADDWF f,d ADD Rn,A ADD A,Rn JMP PCLATH:(PCL+A)	SUBWF f,d SUB Rn,A MOV B,Rn SUB B,A XCH A,B JMP PCLATH:(PCL-A)	ANDWF f,d AND Rn,A AND A,Rn JMP PCLATH:(PCL AND A)	IORWF f,d OR Rn,a OR a,Rn JMP PCLATH:(PCL OR A)	XORWF f,d XOR Rn,A XOR A,Rn JMP PCLATH:(PCL XOR A)	MOVF f,d MOV Rn,Rn (TEST f) (MOV PORTn,PINn) MOV A,Rn (MOVFW f) (MOV A,@FSR) JMP PCLATH:A	MOVWF f MOV Rn,A MOVWF INDF = MOV @FSR,A JMP PCLATH:A	COMF f,d CPL Rn MOV A,Rn CPL A JMP PCLATH:(NOT PCL)
ADDLW k8 ADD A,#k8	SUBLW k8 SUB #k8,A результат в регистре A !!!	ANDLW k8 AND A,#k8	IORLW k8 OR A,#k8	XORLW k8 XOR A,#k8	MOVLW k8 MOV A,#k8	CLRW CLR A	CLRF f CLR Rn CLR INDF = CLR @FSR JMP PCLATH:0x00
DECF f,d DEC Rn MOV A,Rn DEC A	INCF f,d INC Rn MOV A,Rn INC A	DECFSZ f,d DJZ Rn,rstep MOV A,Rn DJZ A,rstep	INCFSZ f,d INC Rn JZ rstep MOV A,Rn INC A JZ rstep	RLF f,d RLC Rn MOV A,Rn RLC A	RRF f,d RRC Rn MOV A,Rn RRC A	BCF f,b CLR Rn.bit BCF INDF = CLR @FSR.bit	BSF f,b SET Rn.bit BSF INDF = SET @FSR.bit
GOTO addr JMP PCLATH<4:3>:addr	CALL addr CALL PCLATH<4:3>:addr	RETLW k8 MOV A,#k8 RET	RETURN RET	RETFIE RETI	SWAPF f,d SWAP Rn MOV A,Rn SWAP A JMP PCLATH:(SWAP PCL)	BTFSC f,d JNB Rn.bit,rstep BTFSC INDF = JNB @FSR.bit,rstep	BTFSS f,d JB Rn.bit,rstep BTFSS INDF = JB @FSR.bit,rstep
NOP NOP	CLRWDТ WDR	SLEEP SLEEP	TRIS MOV TRIS(r),A	OPTION MOV OPTION,A	кольцевой сдвиг W через C невозможен требуется использование вспомогательного PCH фактически c W setb W,n = iorlw 1<<.n clr W,n = andlw 0xff-(0xff&(1<<.n)) inc W = addlw .1 dec W = addlw 0xff n= 0-7 или ИМЯ		ПРИ ВЫЧИТАНИИ: Z=0, C=1 результат положительный C=Z=1 результат равен 0

k8 = 0 - 255
d = 0 (w) или 1 (f)
(по умолчанию d=1)
12bit
0<f<0x1F (31)
14bit
0<f<0x7F (127)
0<addr<2047
0<bit<7
5<r<7
rstep=пропуск команды
обращение к INDF (0x00)
в качестве f(Rn)
выполняет обращение к регистру,
адрес которого находится в регистре FSR (0x04)
... INDF,d = ... @FSR,d

Rn=F=0-127 - адрес регистра в текущем банке (стандартная прямая адресация)
rstep = переход на +1 команду (AVR)

Обращение к INDF равноценно обращению к ячейке ОЗУ, адрес которой указан в FSR
(@FSR для mcs51)

Варианты ассемблерной мнемоники:
КОП регистр,1 = КОП регистр,F = КОП регистр,f = КОП регистр (по умолчанию)
КОП регистр,0 = КОП регистр,W = КОП регистр,w
где "регистр" = объявленное имя регистра или его адрес в текущем банке ОЗУ

Для операций табличного чтения данных и относительных вычисляемых переходов за нулевой адрес (смещение = 0)
принимается адрес ячейки памяти, следующей за командой, модифицирующей PCL !!! **addwf PCL,f** при W=0xFF = "вечный цикл" !!!
Применение команд, модифицирующих PCL требует особого внимания к размещению команд в адресном пространстве
и величине результирующего значения в PCL, так как **требуется корректное значение результата данных в паре PCLATH4-0:PCL**
!!! чтение PCL содержимого PCLATH не изменяет !!!

MOVF модифицирует Z
согласно содержимого
регистра назначения !!!

Когда регистр ввода/вывода используется для модификации самого себя (MOV F,PORTn,1)
то для записи будут использованы значения с выводов, а не из защелок порта.
/только если порт сконфигурирован как выходной/

шестнадцатеричное :	h'9f'=0x9F
десятичное :	d'100'≈.100
восьмеричное :	o'77'
двоичное :	b'01010011'
ASCII :	a'c'='c'

- не рекомендуется к применению
- неприменимо в системе 12-бит
- аналог при d=1 (->f)
- при Rn=INDF (d=1)
- при d=1 адресат = PCL
- аналог при d=0 (->w)
- без альтернативы (A или Rn)
- ✱ - на флаги не воздействует

R-R — данная операция может выполняться непосредственно с регистром без участия аккумулятора

